

Nuevos retos y tecnologías para el sistema de memoria de computadores

Tendencias en Ingeniería de Computadores
Centro Mediterráneo de la UGR
22 a 26 de julio de 2013



- **Panorama.**
- **Algunos datos.**
- **Un poco de arquitectura, tecnología y física.**
- **Tecnologías emergentes.**

Análisis de la situación actual

PANORAMA

23/07/2013

Retos para el sistema de memoria

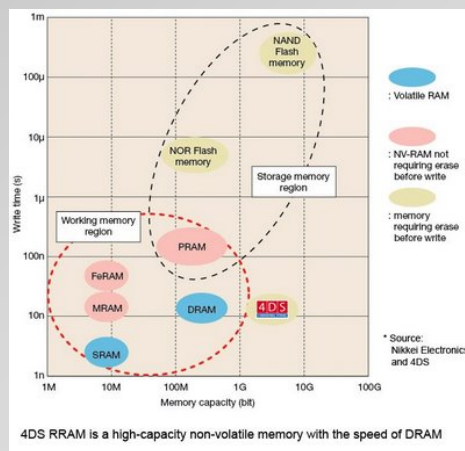
Alberto Prieto.

3



El sistema de memoria sirve para poder:

1. Trabajar con información (procesar)
2. Almacenar información



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

4



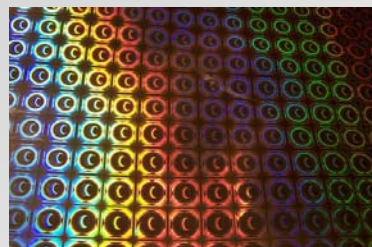
Cintas magnéticas

- Unidades de carrete
- Unidades de cartucho
- Unidades de casetes



Discos ópticos

- Primera generación: CD
- Segunda generación: DVD
- Tercera generación: Blue-Ray



Discos magnéticos



Memorias semiconductoras

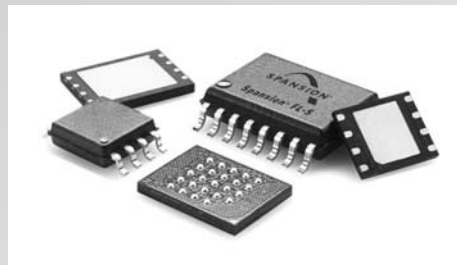
- Flash
- DRAM
- SRAM

Memoria Flash USB

- Basadas en EEPROM (chips de memorias programables y borrables eléctricamente).



Módulos flash



Discos de estado solido (SSD)



23/07/2013

Retos para el sistema de memoria

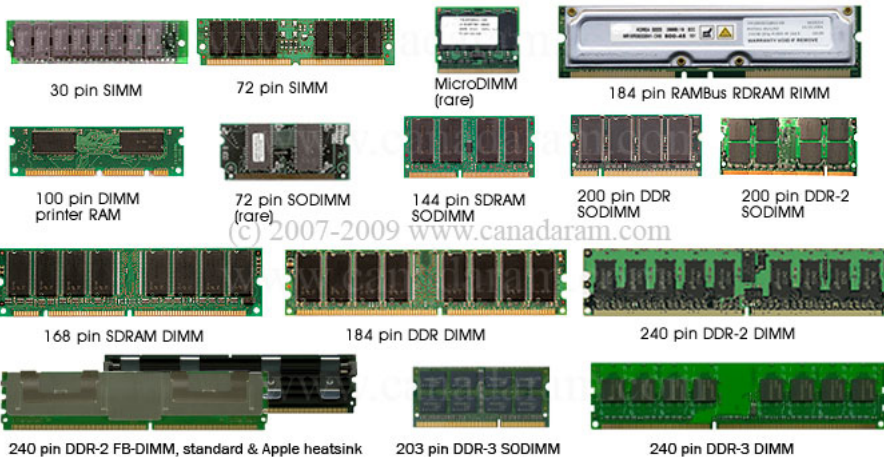
Alberto Prieto.

11



Memorias RAM Dinámicas (DRAM)

Note, as well as the different number of pins, the different spacing of the slots in the connector-edge



23/07/2013

Retos para el sistema de memoria

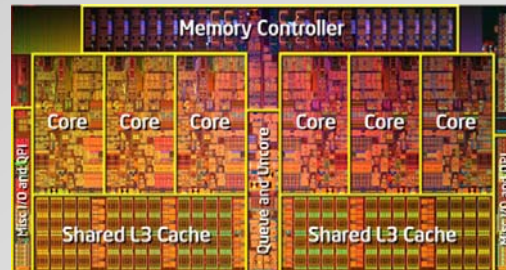
Alberto Prieto.

12



Memorias RAM Estáticas (SRAM)

- Intel i7-970 (12 MB de cache L3)



En definitiva tenemos el siguiente panorama:

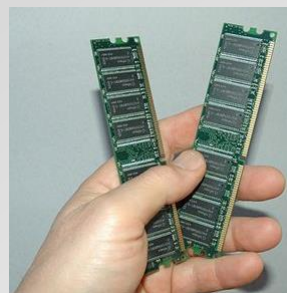
- **Cintas magnéticas**
- **Dispositivos ópticos:**
 - Disco compacto (CD)
 - Disco digital versátil (DVD)
 - Blue-Ray
- **Discos magnéticos**
- **Memorias semiconductoras (circuitos integrados):**
 - Flash
 - DRAM
 - SRAM

Jerarquía de memoria

ALGUNOS NÚMEROS

Características y parámetros a considerar

- Volatilidad,
- Capacidad,
- Velocidad,
- Consumo,
- Tamaño,
- Disipación de calor,
- Durabilidad,
- Ruido ventiladores, motores,
- Reusabilidad de componentes, etc.

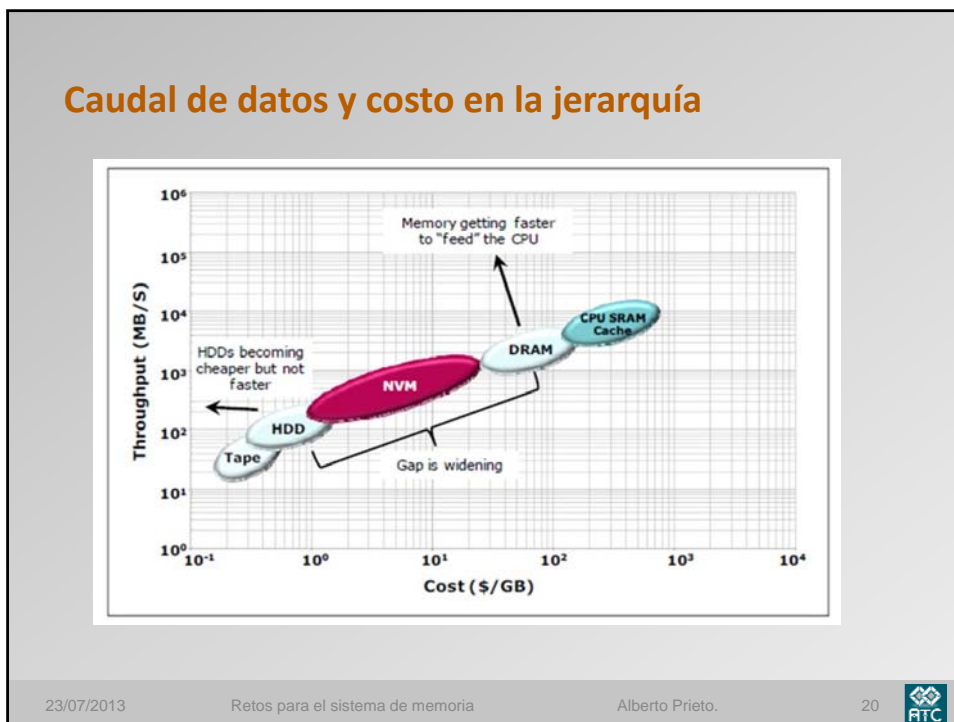
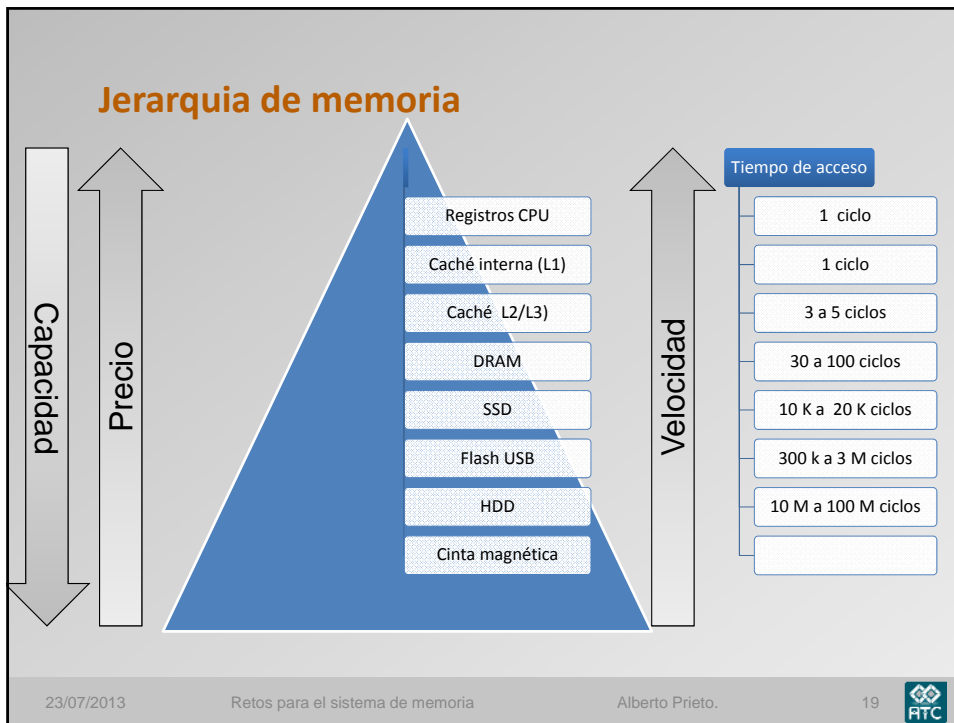


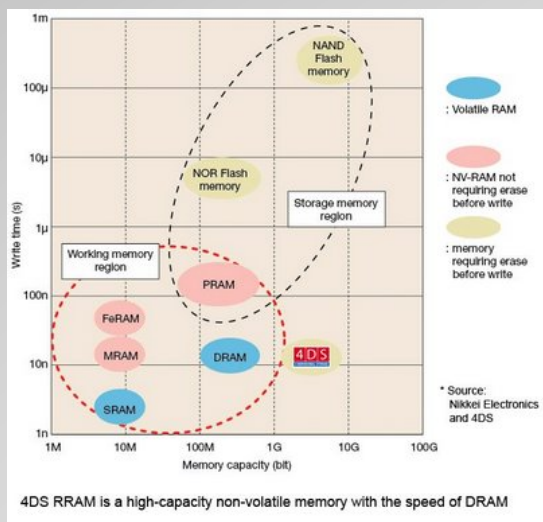
Velocidad de funcionamiento

- **Tiempo de acceso a memoria (t_a) o latencia:** tiempo que transcurre desde el instante en que se presenta una dirección a la memoria y el instante en el que la información queda memorizada (latencia de escritura) o está disponible para ser usada (latencia de lectura).
- **Tiempo de ciclo de memoria (t_c)** el tiempo mínimo que debe transcurrir entre dos accesos sucesivos.
- **Ancho de banda (AB) o caudal de datos,** número máximo de bytes que se pueden transmitir por segundo entre una unidad y otro

Jerarquía de memoria

- **Considerando globalmente la forma de almacenamiento de información de un computador, se puede establecer una jerarquía de memoria a considerar bajo cuatro puntos de vista:**
 - tamaño o **capacidad**, s , de almacenamiento suficiente,
 - **tiempo de acceso**, t , lo menor posible,
 - **ancho de banda**, b , alto y
 - **coste por bit**, c , reducido.

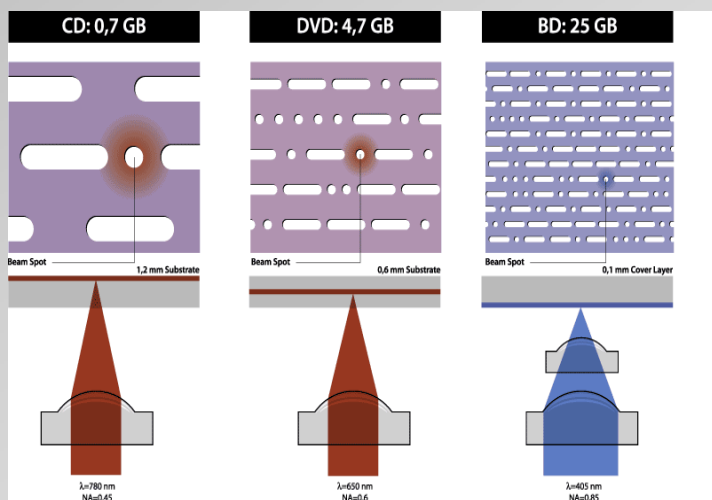




Detalles tecnológicos

UN POCO DE ARQUITECTURA, TECNOLOGÍA Y FÍSICA

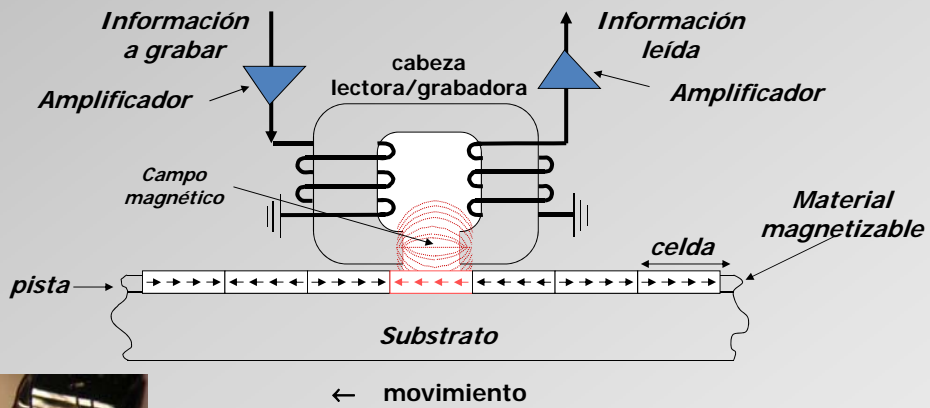
Un láser de menor longitud de onda permite mayor miniaturización → mayor capacidad



Generaciones de discos ópticos

Generación	1ª	2ª	3ª
Dispositivo típico	CD	DVD	Blue-Ray
Capacidad tradicional	700 MB	4,7 GB	25 GB
Caudal de bits	1,17 Mb/s	10,55 Mb/s	36 Mb/s
Tasa de bits máxima	56x	20x	12x
λ láser	780nm	650nm	405 nm
Formatos	Audio-CD, ISO9660, Juliet, Romeo, etc.	DVD, VCD, MPEG-2	MPEG-2, MPEG-4 AVC, VC-1
Otros dispositivos	Magneto-Optical, DDOD, GD-ROM, mini-disc	Hi-MD, DIVX, EVD	HD VMD, CBHD

Grabación/lectura magnética

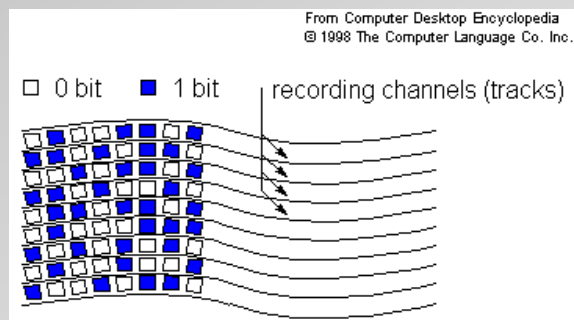


23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

25



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

26



Discos magnéticos



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

27



Brazo con cabeza de lectura / escritura



23/07/2013

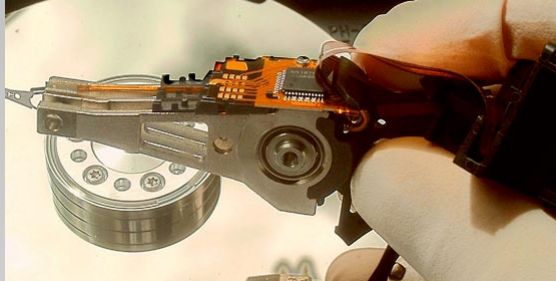
Retos para el sistema de memoria

Alberto Prieto.

28



Extremo del brazo con una cabeza



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

29



Memoria USB

- Basadas en EEPROM (chips de memorias programables y borrables eléctricamente).
- Contienen un controlador que emula a un disco magnético

23/07/2013

Retos para el sistema de memoria

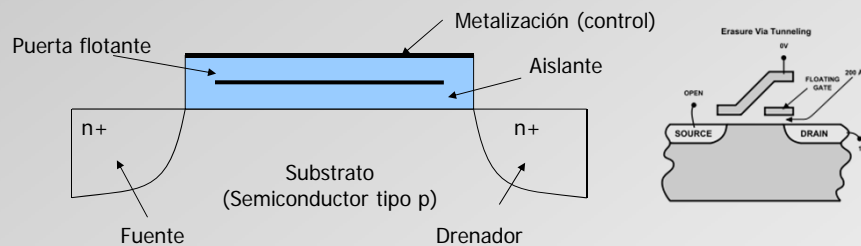
Alberto Prieto.

30



Celda flash: transistor de puerta flotante

- Las celdas son transistores MOS de “puerta flotante”.
- Con la aplicación de niveles adecuados de tensión en la fuente, drenador y metalización de puerta, se pueden inyectar electrones por efecto túnel en la puerta flotante.
- Al estar esta rodeada de sólo aislante, quedan allí atrapados indefinidamente. Las cargas negativas de la puerta crean un canal n conductor en el sustrato, haciendo que el transistor MOS conduzca,...



23/07/2013

Retos para el sistema de memoria

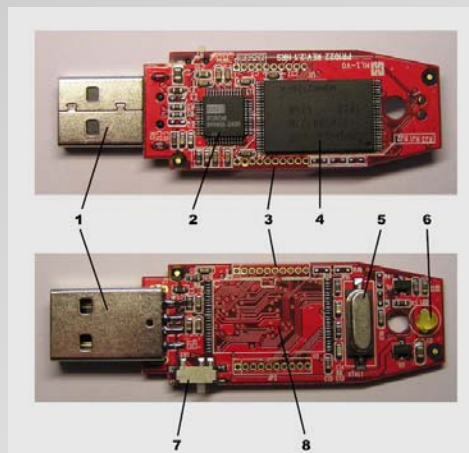
Alberto Prieto.

31



Memoria Flash USB

1. Conector USB
2. Controlador
3. Conectores de test
4. Chip Flash de 64 MB
5. Oscilador de cristal de 12 GHz
6. LED
7. Microinterruptor (proteccion de datos)
8. Espacio para otro chip de memoria



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

32

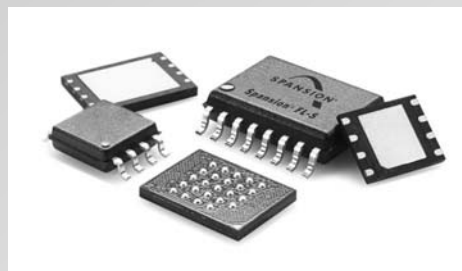


Memorias Flash USB

- **USB 2.0**
 - Velocidad de transferencia: 480 Mb/s
- **USB 3.0**
 - Velocidad de transferencia: 4.8 Gb/s
- **LACIE Fastkey USB3, 130 GB**
 - Capacidad 120 GB -Interfaz USB 3.0
 - Caudal de lectura 260 Mb/s
 - Caudal de escritura 180 Mb/s
 - Tiempos de acceso: 0,14 ms / 0,40 ms



Módulos de memoria flash



Discos de estado sólido (SSD)



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

35



Discos de estado sólido (SSD)



23/07/2013

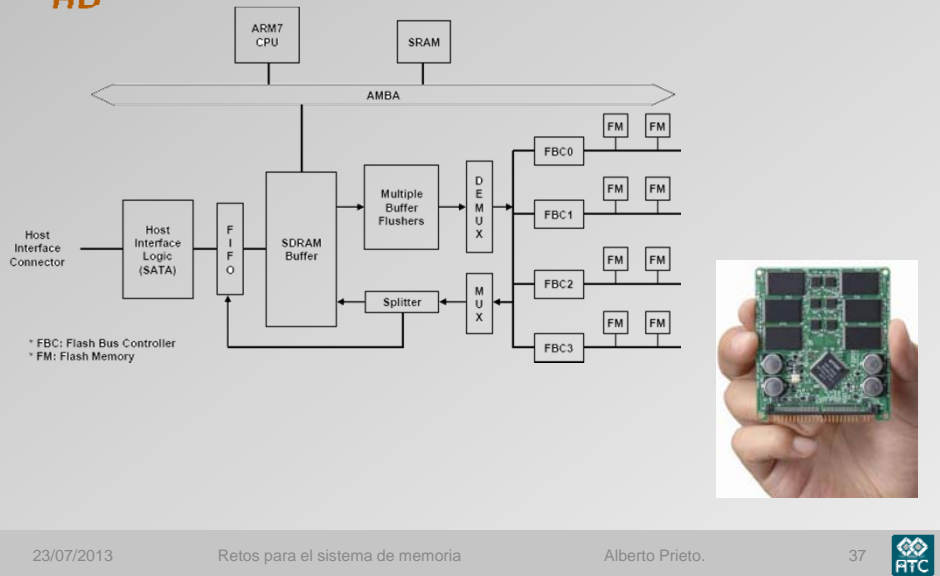
Retos para el sistema de memoria

Alberto Prieto.

36



Un SSD contiene los circuitos de memoria y un controlador para emular un comportamiento de HD



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

37



Intel serie SSD 330



Technical Specifications			
Model Name	Intel® Solid-State Drive DC S3700 Series		
Capacity	2.5": 100GB, 200GB, 400GB and 800GB 1.8": 200GB, and 400GB		
NAND Flash Memory	25nm Intel® NAND Flash Memory Multi-Level Cell Compute-Quality Components with High Endurance Technology		
Bandwidth	Sustained Sequential Reads		Sustained Sequential Write
	100GB:	up to 500 MB/s	100GB: up to 200 MB/s
	200GB:	up to 500 MB/s	200GB: up to 365 MB/s
	400GB:	up to 500 MB/s	400GB: up to 460 MB/s
800GB:	up to 500 MB/s	800GB: up to 460 MB/s	
Read / Write Latency	45 µs / 65 µs		
Random I/O Operations per Second (IOPS)	4KB Reads / Writes		8KB Reads / Writes
	100GB:	up to 75,000 IOPS / 19,000 IOPS	100GB: up to 47,500 IOPS / 9,500 IOPS
	200GB:	up to 75,000 IOPS / 32,000 IOPS	200GB: up to 47,500 IOPS / 16,500 IOPS
	400GB:	up to 75,000 IOPS / 36,000 IOPS	400GB: up to 47,500 IOPS / 19,500 IOPS
	800GB:	up to 75,000 IOPS / 36,000 IOPS	800GB: up to 47,500 IOPS / 20,000 IOPS
Interface	SATA 6Gb/s, compatible with SATA 3Gb/s and 1.5Gb/s.		
Form Factor, Height and Weight	2.5 inch and 1.8" Industry Standard Form Factor		
	Height:	2.5" 100GB, 200GB, 400GB, and 800GB 7.0 mm thick; 1.8" 5 mm thick	
	Weight:	2.5" 200,400,800 GB: 73.6 grams ± 2 grams; 2.5" 100GB: 70 grams ± 2 grams; 1.8" 200, 400GB: 49 grams ± 2 grams	
Life Expectancy	2 million hours Mean Time Between Failures (MTBF)		
Lifetime Endurance	Up to 10 Drive Writes Per Day ¹		
Power Consumption	Active: up to 6 W Typical	Idle: 650 mW Typical	
Operating Temperature	0° C to 70° C		
RoHS Compliance	Meets the requirements of European Union (EU) RoHS Compliance Directives		
Product Health Monitoring	Self-Monitoring, Analysis and Reporting Technology (S.M.A.R.T.) commands		

23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

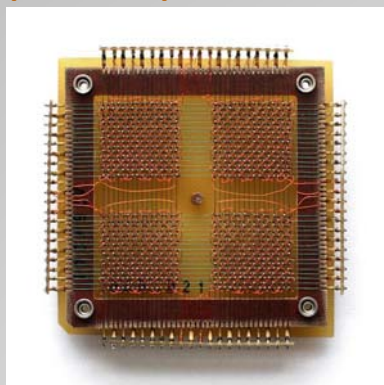
38



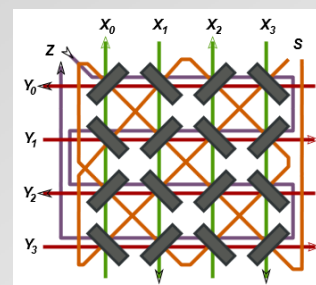
Memoria interna

- Acceso a celda (bit) por medio de líneas cruzadas.
- Cada celda almacena un bit
 - Núcleos de ferrita
 - Carga eléctrica (almacenada en un condensador)
 - Campo magnético
 - Cambio de estado (amorfo/cristalino)
 - Valor de resistencia
 - etc...

La estructura organizativa de las memorias no ha variado desde las memoria de núcleos de ferrita (1955–75)



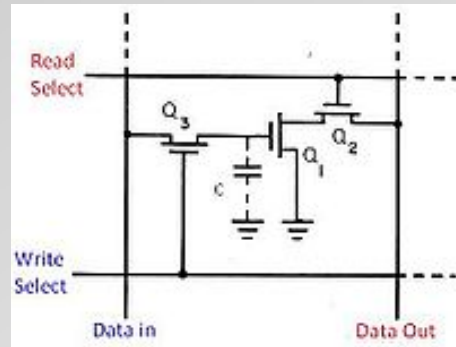
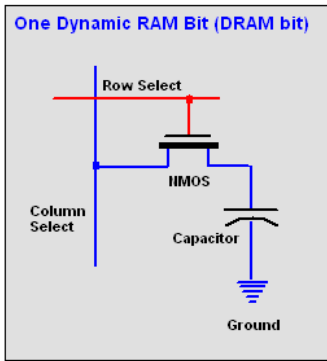
- Planos de celdas (bits)
- Se selecciona un bit, a través de dos hilos perpendiculares.
- Cada nucleo almacena un bit (magnetización N o S)



- Plano de 32 x 32 nucleos almacenando 1024 bits de datos.

Celda DRAM (1T-1C)

From Computer Desktop Encyclopedia
© 2005 The Computer Language Co., Inc.



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

41



23/07/2013

Retos para el sistema de memoria

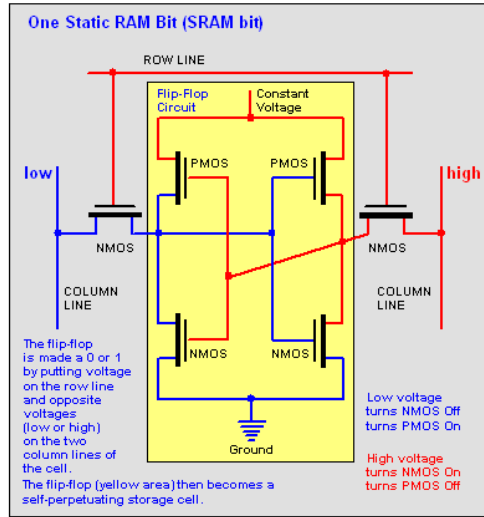
Alberto Prieto.

42



Celda SRAM

From Computer Desktop Encyclopedia
© 2005 The Computer Language Co. Inc.



23/07/2013

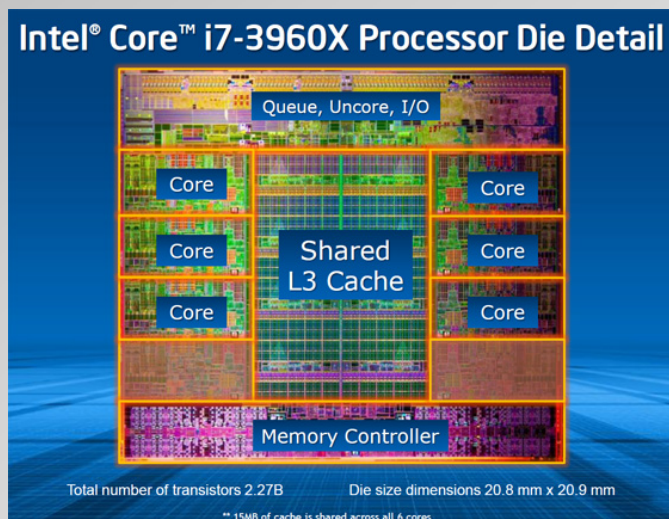
Retos para el sistema de memoria

Alberto Prieto.

43



Intel i7- 3960 (15 MB de cache L3)



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

44



Retos

TECNOLOGÍAS EMERGENTES

23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

45



Retos: Tener un sólo tipo de memoria, con un mapa único de memoria

- **Se simplificaría extraordinariamente:**
 - La arquitectura del computador
 - El sistema operativo
 - El arranque del sistema (sería casi inmediato)
 - El uso,...
- **Se aumentaría la velocidad de funcionamiento:**
 - No sería necesario “subir” y “bajar” la información entre niveles
- **Se reduciría el consumo**
- **No debemos olvidar que necesitamos la memoria:**
 - Para procesar los datos (trabajo con el procesador)
 - Almacenar la información (programas y datos)

23/07/2013

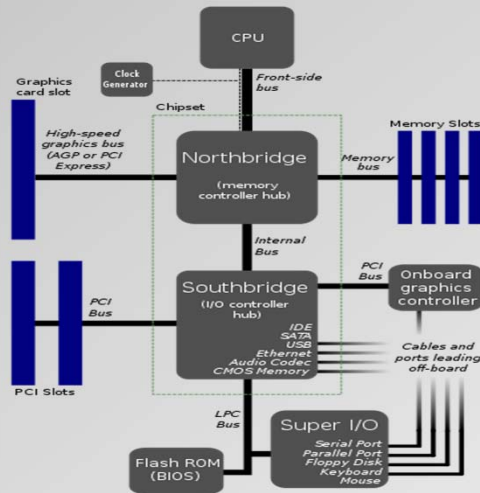
Retos para el sistema de memoria

Alberto Prieto.

46



No serían necesarios tantos buses



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

47



Las placas bases serían más sencillas...



23/07/2013

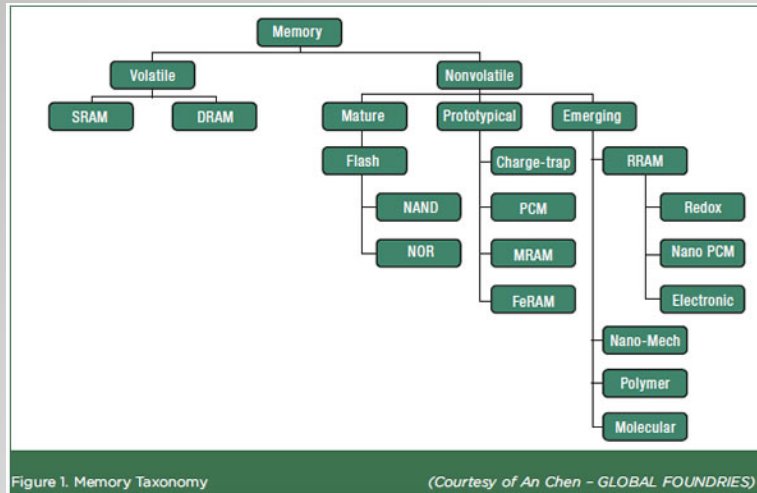
Retos para el sistema de memoria

Alberto Prieto.

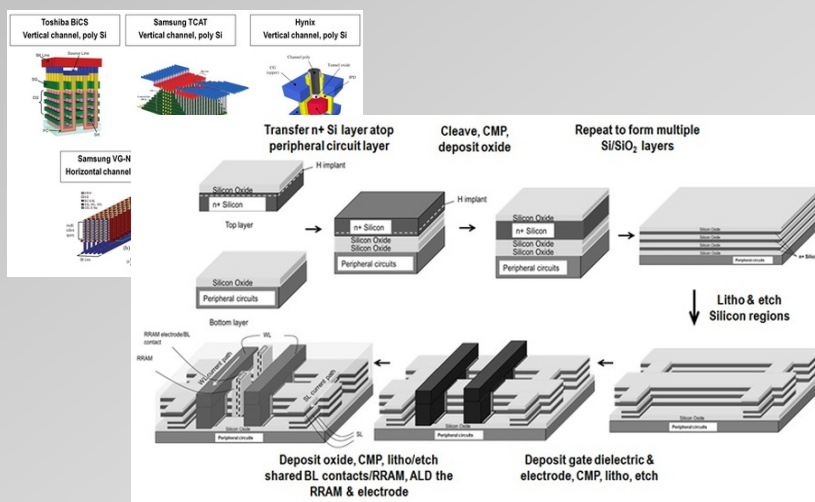
48



Hay toda una pléyade de tecnologías



¡Ojo falta incluir memoria 3D!!!!



Con las recientes DRAM se ha aumentado notablemente el caudal de datos y disminuido la tensión de alimentación

DYNAMIC RAM (DRAM) MEMORY TECHNOLOGIES					
Type	Year of Intro.	Maximum Clock Rate	Bus Width	Peak Bandwidth	Volts
FPM	1990	25MHz	64 bits	200 MBps	5v
EDO	1994	40MHz	64 bits	320 MBps	5v
SDRAM	1996	133MHz	64 bits	1.1 GBps	3.3v
RDRAM	1998	400MHz (x2)	16 bits	800 MBps	2.5v
DDR SDRAM	2000	266MHz (x2)	64 bits	4.2 GBps	2.5v
DDR2 SDRAM	2003	533MHz (x2)	64 bits	8.5 GBps	1.8v
DDR3 SDRAM	2007	800MHz (x2)	64 bits	12.8 GBps	1.5v
DDR4 SDRAM	2012	1600MHz (x2)	64 bits	25.6 GBps	1.2v

Las mejoras obtenidas en las prestaciones de las memorias RAM se deben a:

- **Mejoras en la arquitectura interna de los chips (paralelismo):**
 - **Acceso simultaneo:** Utilizar varios circuitos en paralelo (*entrelazado*)
 - **Acceso concurrente.** Segmentar y solapar las operaciones de acceso a memoria:
 - Envío de dirección / proceso lectura-escritura / lectura de datos
 - Selección de fila (RAS) / selección de columna (CAS).
 - Utilizar una pequeña memoria **caché SRAM** (2 Kbits, por ejemplo)
- **Mejoras en la tecnología (estructura física de la celda de memoria)**

A. Mejoras en la arquitectura interna (circuitaría)

- **FPM DRAM (Fast page mode DRAM) o FPRAM (Page mode DRAM, Fast page mode memory, o Page mode memory).**
 - En el modo de página, se mantiene activa una fila (RAS) de celdas mientras se hacen lecturas sucesivas en distintas columnas de ella (CAS) (la precarga de la fila se mantiene). Muy útil para accesos en ráfagas. (*Obsoletas*)
- **DRDRAM (Direct Rambus DRAM) o RDRAM (Rambus DRAM)**
 - Son DRAM síncronas (*obsoletas*)
- **EDO DRAM (Extended data out DRAM) o Hyper Page Mode DRAM**
 - Son FPM en las que puede iniciarse un nuevo ciclo de acceso simultáneamente a estar activa la salida de datos del ciclo previo.

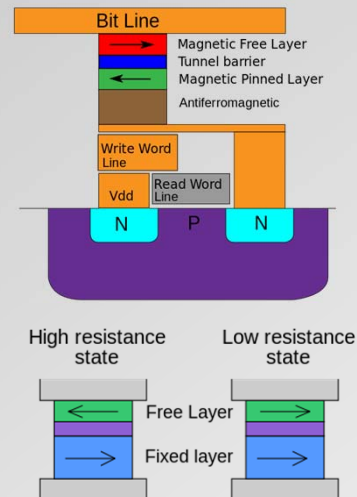
A. Mejoras en la arquitectura interna de la memoria

- **BEDO DRAM (Burst EDO DRAM)**
 - Puede leer/escribir en ráfagas de 4 direcciones de memoria consumiendo 5-1-1-1 ciclos de memoria.
- **SDR SDRAM (Single Data Rate, Synchronous DRAM)**
 - DRAM que funciona sincronizada con el bus del sistema, de forma que puede transferir una palabra de datos por ciclo de reloj (usualmente 7,5 o 10 ns).
- **DDR SDRAM, DDR2 SDRAM, DDR3 SDRAM, DDR4 SDRAM (Double Data Rate Synchronous Dynamic Random-Access)**
 - Por cada dirección que recibe, lee o escribe 2, 4, 8 o 16 palabras por ciclo de reloj, respectivamente.

B. Innovaciones por cambio en el tipo de celda

- **MRAM (Magnetoresistive RAM)**

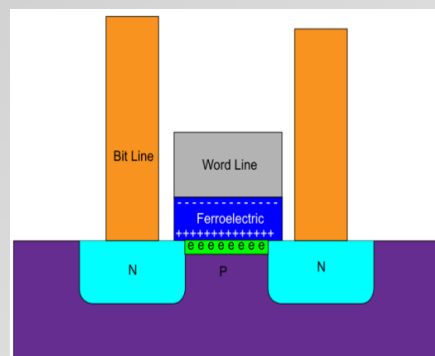
- La celda está formada por dos placas ferromagnéticas, cada una de las cuales puede mantener un campo magnético, y separadas por una capa de aislante.
- Una de las placas mantiene permanentemente su magnetización, el campo de la otra puede ser cambiado de acuerdo con un campo externo que almacena el bit. Esta configuración se denomina *válvula spin*.
- La lectura se realiza utilizando el *efecto magnetorresistivo*.
- No es volátil.



B. Innovaciones por cambio en el tipo de celda

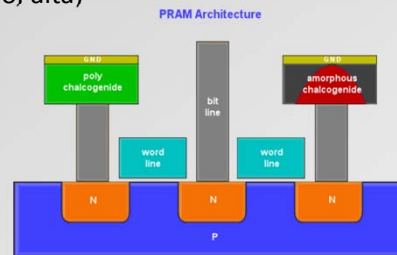
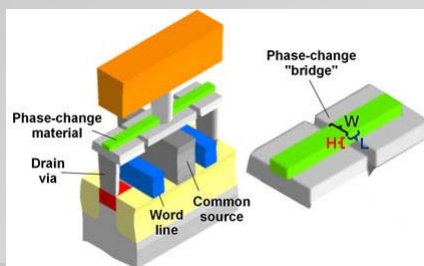
- **FeRAM (F-RAM or FRAM
Ferroelectric RAM)**

- es similar a una DRAM pero que en lugar de una capa de dieléctrico contiene una capa ferroeléctrica (aleación de titanio de circonita PZT), lográndose así que no haya volatilidad
- Ventajas sobre flash (mayor velocidad y menor consumo), desventajas: menor densidad



B. Innovaciones por cambio en el tipo de celda

- **PCM, PCME, PRAM, PCRAM (Phase-change memory) o C-RAM (Chalcogenide RAM) u Ovonic Unified Memory.**
 - Memoria no volátil que se aprovecha de las propiedades del cristal de calcógeno (cambio de cristalino a amorfo por calentamiento, y viceversa). La lectura se realiza detectando la resistividad (cristalino, baja; amorfo, alta)



23/07/2013 Retos para el sistema de memoria

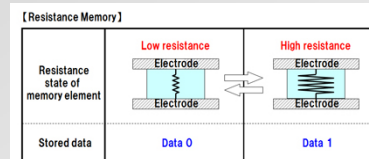
Alberto Prieto.

57



B. Innovaciones por cambio en el tipo de celda

- **RRAM o ReRAM (Resistive random-access memory)**
 - Conmutar, en lugar de cargas eléctricas, el valor de la resistencia entre puerta y canal de una estructura MOS.
 - Diversas implementaciones:
 - Utilizar como material entre puerta y canal un dieléctrico en el que al aplicar una alta tensión se forman filamentos o canales de conducción (estado de baja resistencia). El filamento puede ser destruido (conmutación a alta resistencia) aplicando una tensión adecuada en el terminal de puerta.



23/07/2013 Retos para el sistema de memoria

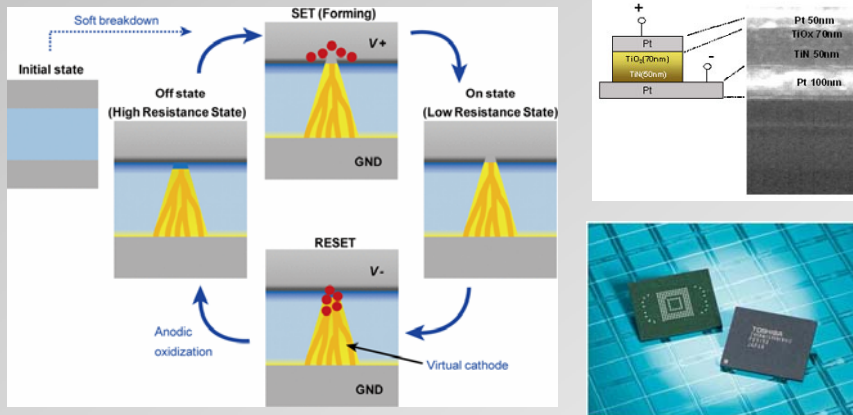
Alberto Prieto.

58



B. Innovaciones por cambio en el tipo de celda

- **RRAM o ReRAM (Resistive random-access memory)**



RRAM (1T - 1R)

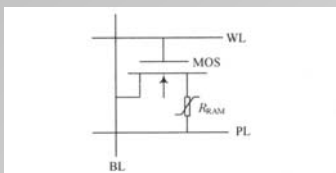
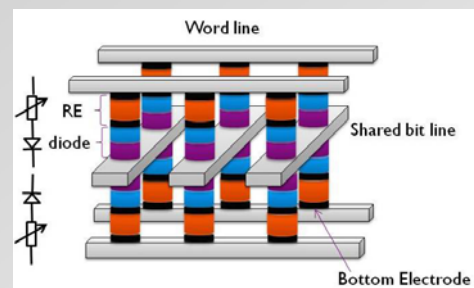
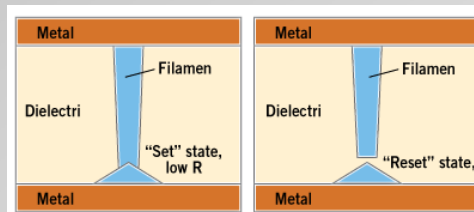
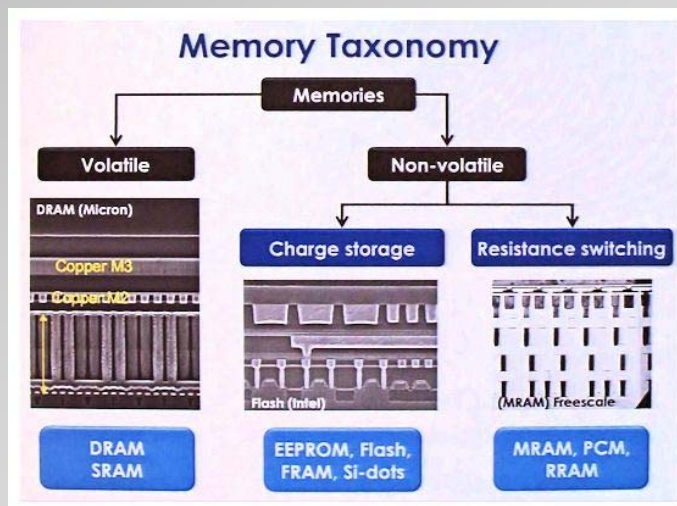


图 1 RRAM 的 1T1R 存储器单元结构



Las memorias resistivas están adquiriendo una relevancia extraordinaria



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

61



Table 1 Memory Specifications Comparison

Prepared by Nikkei Electronics based on material courtesy Grandis.

Gray	Superior
Yellow	Inferior

	SRAM	DRAM	NOR Flash memory	NAND Flash memory	FeRAM	Magnetic field write MRAM	PRAM	Spin injection MRAM
Data retention	x	x	o	o	o	o	o	o
Memory cell factor (F^2)	50 to 120	6 to 10	10	2 to 5	15 to 34	16 to 40	6 to 12	6 to 20
Read time (ns)	1 to 100	30	10	50	20 to 80	3 to 20	20 to 50	2 to 20
Write/erase time (ns)	1 to 100	50	$10^6/10^7$	$10^6/10^8$	50	3 to 20	50/120	2 to 20
Number of rewrites	10^{16}	10^{16}	10^6	10^6	10^{12}	10^{15} min	10^{16}	10^{15} min
Power consumption at write	Low	Low	High	High	Low	Somewhat high	Low	Low
Power consumption causes other than read, write and erase	Leakage current	Refresh power	None	None	None	None	None	None
Required input voltage (V)	None	2	6 to 8	16 to 20	2 to 3	3	1.5 to 3	Under 1.5
Product availability	o	o	o	o	o	o	x (prototype)	x (prototype)

23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

62



Diversas empresas están implicadas en el desarrollo y comercialización de las distintas tecnologías.

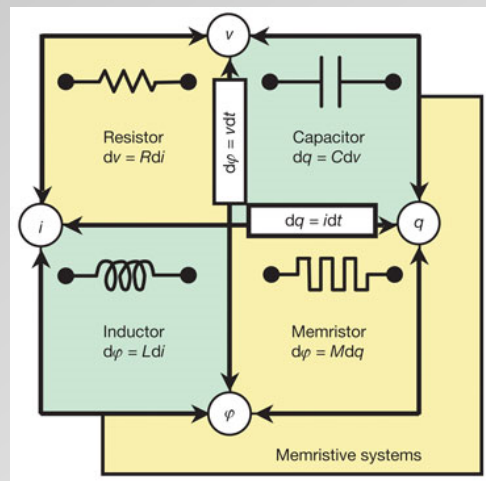
Emerging NVM players by application and technology

	FRAM	MRAM/STT MRAM	PCM	RRAM
Industrial & Transportation				
Smart Card MCU				
Cache Memory for Enterprise storage				
Mobile phones				
Mass Storage				

(Yole Développement, February 2013)

Memristores

- 1971. Leon Chua, publica:
 - "Memristor-the Missing Circuit Element" published in IEEE Transactions on Circuit Theory.



Memristors

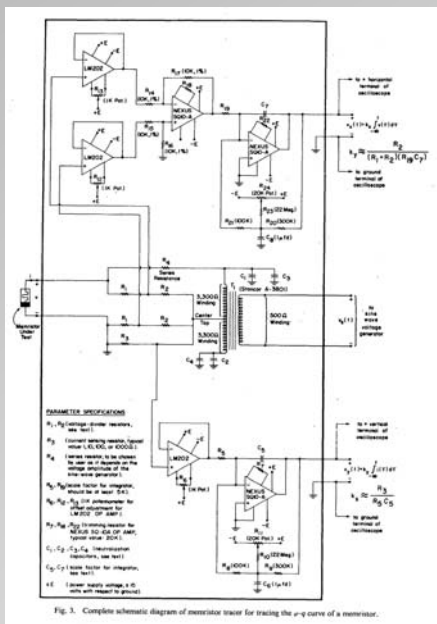
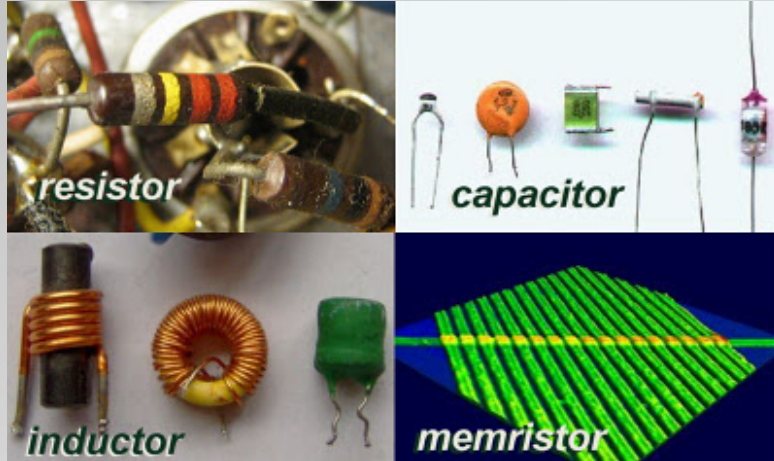
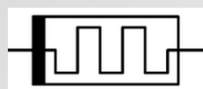


Fig. 3. Complete schematic diagram of memristor tracer for tracing the p-q curve of a memristor.

Implementación del memristor (Chua 1971)

El memristor puede regular el valor de su resistencia y memorizarla

- Cuando la corriente fluye en una dirección a través de un memristor, la resistencia eléctrica aumenta, y cuando la corriente fluye en la dirección opuesta, la resistencia disminuye.
- Cuando se detiene la corriente, el memristor retiene (memoriza) la última resistencia que tenía, y cuando se inicia de nuevo el flujo de carga, la resistencia del circuito es la que tenía cuando estuvo activo



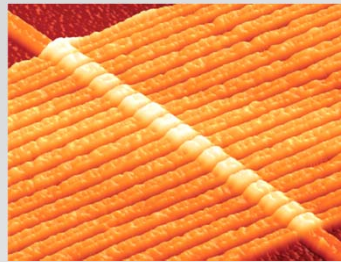
- Title: Memristor - **missing circuit element**. Author(s): CHUA, LO Source: IEEE TRANSACTIONS ON CIRCUIT THEORY Volume: CT18 Issue: 5 Pages: 507- 1971



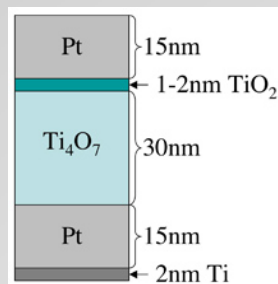
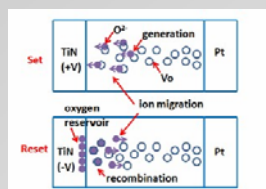
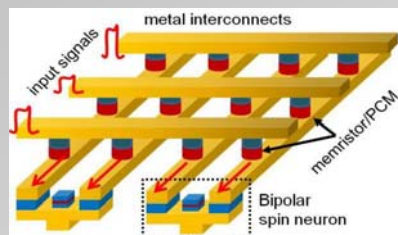
- Title: The **missing memristor found** Author(s): Strukov, Dmitri B.; Snider, Gregory S.; Stewart, Duncan R.; et al. Source: NATURE Volume: 453 Issue: 7191 Pages: 80-83 DOI: 10.1038/nature06932 Published: MAY 1 2008

HP Laboratories (Stanley Williams):

- En 2006 implementa físicamente el memristor
- En 2008 publica en la revista Nature su descubrimiento.
- En 2009 prueba que los memristores pueden ser apilados multiplicando por de 4 a 8 la capacidad de memoria de un chip
- En abril de 2010 prueba que los memristores pueden implementar funciones lógicas, además de almacenar datos
- En agosto de 2010 firman un acuerdo con Hymis Semiconductors para comercializar los memristores



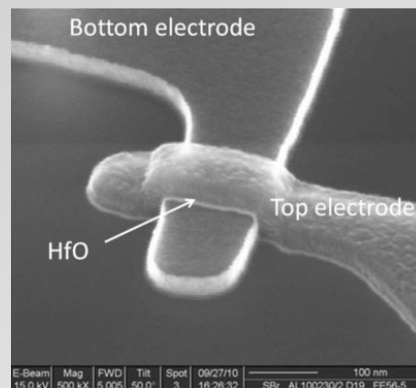
Como en los otros tipos de memoria, una memoria de memristores se estructura con dos planos de interconexiones conductoras distribuidas perpendicularmente, y en los cruces entre ambos planos una celda memristor.



HP Lab's Memristor cross-sectional schematic as deposited, showing thin rutile (TiO_2) switching layer over thicker magneli phase (Ti_4O_7) oxygen vacancy donor layer.

Chua y Williams proclaman que todas la memorias resistivas son en realidad memristores

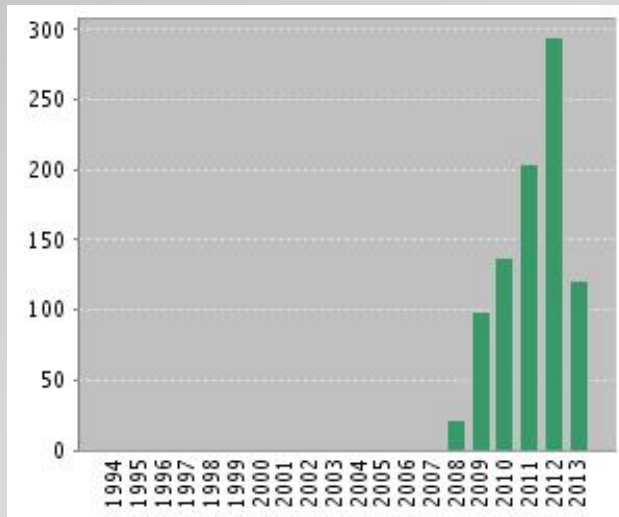
- IMEC's resistive random access memory (RRAM) sandwiches hafnium-oxide memristive material between metal electrodes.



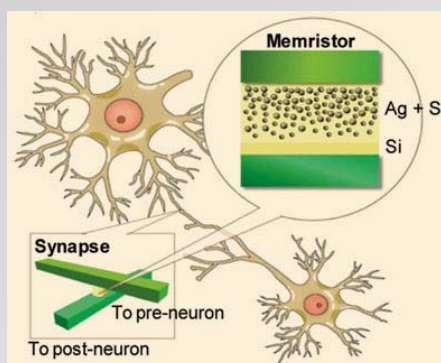
¿Los memristores serán la tecnología de memoria que buscamos?. Previsiones realizadas en 2010:

- **Comercialización de memorias reemplazando a las memorias flash (2012).**
 - Los memristores serán más baratos, rápidos y capaces que las memorias flash.
- **Reemplazar a las DRAM (2014)**
- **Reemplazar a los discos magnéticos (HD) (2016).**
- **Construcción de un computador completo (analógico) basado en memristors (dentro de unos 20 años)**

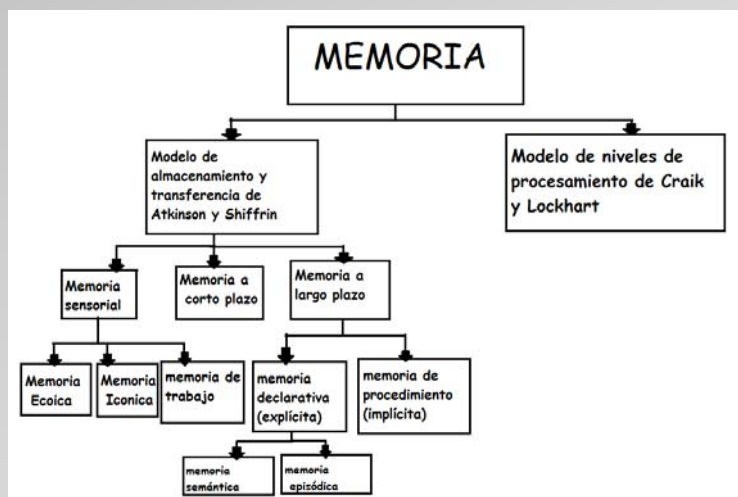
Interés científico: en 5,5 años 884 publicaciones (ISI WoK)



Se encuentra una gran analogía entre las estructuras de los memristores y el sistema nervioso. Cada celda, extremadamente pequeña, puede emular una sinapsis. Se están realizando propuestas de circuitos analógicos que funcionan con los mismos principios físicos que el cerebro



¿Podríamos bioinspirarnos para hacer modelos de memoria de computadores más eficientes?



23/07/2013

Retos para el sistema de memoria

Alberto Prieto.

75



Referencias bibliografía

A. Prieto. *Periféricos Avanzados*. Editorial : *Garceta*, ISBN: 978-84-15452-03-4. 2012.



A. Prieto, A. Lloris, J.C. Torres, *Introducción a la Informática*, 4ª Ed., McGraw-Hill, 2006.



Fundamentos de Informática

Alberto Prieto

D / 76



Referencias bibliografía

- Google



- Wikipedia (*inglés*)

